

Puertos de entrada / salida (I/O PORTS)

Curso de Microcontroladores
Familia HC908 Flash de Motorola

Parte II

ING. DANIEL DI LELLA DDFAE For Motorola Products

Pines del I/O Port

Hasta 33 pines bidireccionales de Entrada/Salida (input/output)

Para el GP32, ver capacidades para c/u. de los distintos derivados

- En 5 diferentes I/O ports: A, B, C, D, E

PortA - 8 pines

PortB - 8 pines

PortC - 7 pines

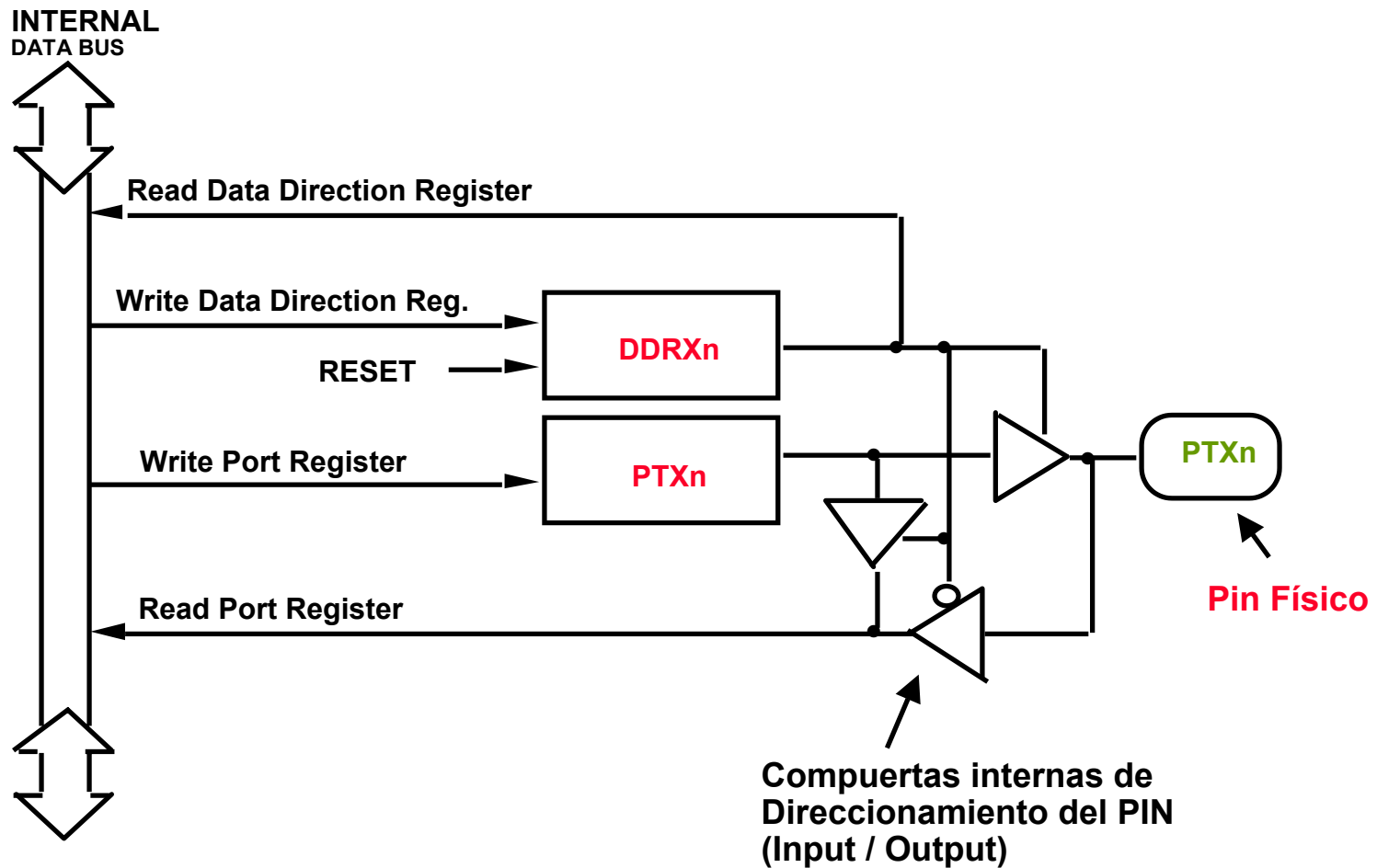
PortD - 8 pines

PortE - 2 pines

Los puertos I/O de la familia HC908, conservan todas las características de facilidad y flexibilidad de uso de los I/O de los distintas flias. de MCUs de Motorola. Los puertos I/O como es característico en Motorola, están mapeados como espacios de memoria, por lo general siempre en las primeras posiciones del mapa, y con dichos espacios **pueden realizarse todas las operaciones lógicas disponibles como si se trataran de espacios de memoria estándar.**

Por medio del Registro **DDR** (**D**ata **D**irection **R**egister) para c/u de los puertos, se pueden establecer las direcciones (Input o Output), uno por uno de c/u de los pines de los mismos. **No se requieren instrucciones especiales para manejar los puertos I/O !!!!!**

Diagrama en Bloques de un I/O PIN



Configurando los pines del Port



RESET: 0 0 0 0 0 0 0 0 0

x = A, B, C, D, o E

Nota: Algunos puertos no tienen 8 bits en sus registros. Ver reference manual.

Data Direction Registers (DDRx)

- Determina la dirección, input o output, de c/u de los pines del port.
 - 1 = Configura al pin correspondiente como “output”
 - 0 = Configura al pin correspondiente como “input”
- Todos los pines son configurados como “inputs” luego de un reset

Leyendo y Escribiendo Datos

PTx	READ:	PTx7	PTx6	PTx5	PTx4	PTx3	PTx2	PTx1	PTx0
	WRITE:								

RESET: NO AFECTADO POR EL RESET

x = A, B, C, D, o E

Nota: Algunos puertos no tienen 8 bits en sus registros. Ver reference manual.

Port Data Register

- **Pin Configurado como "Input" (entrada)**
 - Read** - Lee el nivel de tensión sobre el pin ("1" o "0")
 - Write** - Memoriza (latch) un nuevo valor, pero **no afecta** al del pin
- **Pin Configurado como "Output" (salida)**
 - Read** - Lee el último valor memorizado (latched)
 - Write** - Cambia la salida al nivel indicado ("1" o "0")

Para impedir "data glitches" los Ports data registers deben ser **escritos** antes de que cualquier pin sea configurado como "output" en el **Data Direction Register**

Pines Compartidos

Algunos pines comparten funciones con otros módulos del sistema

- Pines del PortA compartidos con el módulo de KBI (GP32)
 - Todos los pines
 - Enable/disabled en forma individual
- Pines del PortB compartidos con el módulo de A/D (GP32)
 - Todos los pines
 - Enable/disabled en forma individual
- Pines del PortD compartidos con el módulo de SPI y los de TIMER
 - Enable/disabled por módulos

Cuando no son usados por un submodulo, pueden ser usados como I/O

Ver manual de datos de c/u de los derivados para mayor detalle del uso de cada puerto con otros módulos.

SUMARIO DE REGISTROS

68HC908GP32

Port A Data Register (PTA)
Port B Data Register (PTB)
Port C Data Register (PTC)
Port D Data Register (PTD)
Port A Data Direction Register (DDRA)
Port B Data Direction Register (DDRB)
Port C Data Direction Register (DDRC)
Port D Data Direction Register (DDRD)
Port E Data Register (PTE)
Port E Data Direction Register (DDRE)
Port A Input Pullup Enable (PTAPUE)
Port C Input Pullup Enable (PTCPUPE)
Port D Input Pullup Enable (PTDPUE)

FIN CAPITULO 9 !!